

DIALOG(R)File 347:JAPIO  
(c) 2004 JPO & JAPIO. All rts. reserv.

07346574 \*\*Image available\*\*  
**ORGANO-ELECTROLUMINESCENCE DEVICE AND ITS MANUFACTURING METHOD AND ELECTRONIC EQUIPMENT**

PUB. NO.: 2002-215065 [JP 2002215065 A]  
PUBLISHED: July 31, 2002 (20020731)  
INVENTOR(s): ISHIDA MASAYA  
                  FURUSAWA MASAHIRO  
                  MORII KATSUYUKI  
                  YOKOYAMA OSAMU  
                  MIYASHITA SATORU  
                  SHIMODA TATSUYA  
APPLICANT(s): SEIKO EPSON CORP  
APPL. NO.: 2001-336830 [JP 2001336830]  
FILED: November 01, 2001 (20011101)  
PRIORITY: 2000-336391 [JP 2000336391], JP (Japan), November 02, 2000  
(20001102)  
INTL CLASS: G09F-009/30; H01L-029/786; H01L-051/00; H05B-033/10;  
              H05B-033/14; H05B-033/26

**ABSTRACT**

**PROBLEM TO BE SOLVED:** To realize an organo-electroluminescence device whose manufacturing cost is lower, and electronic equipment.

**SOLUTION:** This device has a structure in which a transparent conductive film 11, a light emission layer 13, an insulating film 12 which is provided at surroundings of the light emission layer 13, a cathode-layer pattern 14, an interlayer insulating film 20, a drain 31 and a source 30 which are provided by being confronted with each other, an organic semiconductor layer 32, a gate insulating film 34, a gate line 33, an interlayer insulating film 20a and a source line 35 are laminated in order on a transparent substrate 10. Then, the part of an organo-electroluminescence element including the light emission layer 13 is driven by the gate line, the drain 31 and the source 30 constituting an organic thin film transistor. As a result, since this device can be manufactured by using an ink jet process or the like without necessitating a special device such as vacuum chamber by adopting constitution for driving the organo-electroluminescence element with the organic thin film transistor in this device, the cost of this device is reduced.

COPYRIGHT: (C)2002,JPO

DIALOG(R)File 352:Derwent WPI  
(c) 2004 Thomson Derwent. All rts. reserv.

015323512 \*\*Image available\*\*

WPI Acc No: 2003-384447/200337

XRPX Acc No: N03-307111

Organic electroluminescence device has light emission layer driven by gate line which is arranged in series with organic semiconductor layer and gate insulating film

Patent Assignee: SEIKO EPSON CORP (SHIH ); FURUSAWA M (FURU-I); ISHIDA M (ISHI-I); MIYASHITA S (MIYA-I); MORII K (MORI-I); SHIMODA T (SHIM-I); YOKOYAMA O (YOKO-I)

Inventor: FURUSAWA M; ISHIDA M; MIYASHITA S; MORII K; SHIMODA T; YOKOYAMA O

Number of Countries: 002 Number of Patents: 002

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2002215065	A	20020731	JP 2001336830	A	20011101	200337 B
US 20020128515	A1	20020912	US 20012393	A	20011102	200339

Priority Applications (No Type Date): JP 2000336391 A 20001102

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 2002215065	A	12	G09F-009/30	
US 20020128515	A1		C07C-211/00	

Abstract (Basic): JP 2002215065 A

NOVELTY – The device has interlayer insulating film and a source line arranged in series, on a transparent substrate (10). An insulating film (12) surrounds a light emission layer (13) which is driven by a gate line (33) arranged in series with an organic semiconductor layer (32) and a gate insulating film (34).

USE – Organic electroluminescence device.

ADVANTAGE – As the device can be manufactured using an ink jet process without requiring a vacuum chamber, the cost of the device is reduced.

DESCRIPTION OF DRAWING(S) – The figure shows a cross- sectional view of organic electroluminescence device.

transparent substrate (10)

insulating film (12)

light emission layer (13)

organic semiconductor layer (32)

gate line (33)

gate insulating film (34)

pp; 12 DwgNo 1/1

Title Terms: ORGANIC; ELECTROLUMINESCENT; DEVICE; LIGHT; EMIT; LAYER; DRIVE; GATE; LINE; ARRANGE; SERIES; ORGANIC; SEMICONDUCTOR; LAYER; GATE;

**INSULATE; FILM**

**Derwent Class: P85; U14**

**International Patent Class (Main): C07C-211/00; G09F-009/30**

**International Patent Class (Additional): H01L-029/786; H01L-051/00;**

**H05B-033/10; H05B-033/14; H05B-033/26**

**File Segment: EPI; EngPI**

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2002-215065  
(P2002-215065A)

(43)公開日 平成14年7月31日(2002.7.31)

(51)Int.Cl.  
G 09 F 9/30  
H 01 L 29/786  
H 05 B 33/10

識別記号  
3 3 8  
3 6 5

F I  
G 09 F 9/30  
H 05 B 33/10  
33/14  
33/26

テマコード\*(参考)  
3 K 007  
5 C 094  
5 F 110  
A  
Z

審査請求 未請求 請求項の数17 O.L (全 12 頁) 最終頁に続く

(21)出願番号 特願2001-336830(P2001-336830)  
(22)出願日 平成13年11月1日(2001.11.1)  
(31)優先権主張番号 特願2000-336391(P2000-336391)  
(32)優先日 平成12年11月2日(2000.11.2)  
(33)優先権主張国 日本 (JP)

(71)出願人 000002369  
セイコーエプソン株式会社  
東京都新宿区西新宿2丁目4番1号  
(72)発明者 石田 方哉  
長野県諏訪市大和3丁目3番5号 セイコ  
ーエプソン株式会社内  
(72)発明者 古沢 昌宏  
長野県諏訪市大和3丁目3番5号 セイコ  
ーエプソン株式会社内  
(74)代理人 100066980  
弁理士 森 哲也 (外2名)

最終頁に続く

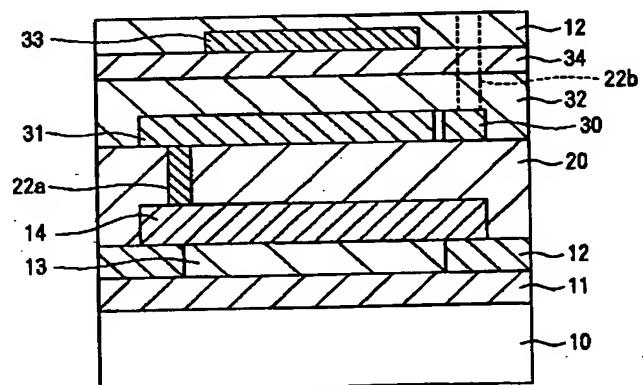
(54)【発明の名称】 有機エレクトロルミネッセンス装置及びその製造方法、並びに電子機器

(57)【要約】

【課題】 より製造コストの低い有機エレクトロルミネッセンス装置及び電子機器を実現する。

【解決手段】 透明基板10上に、透明導電膜11と、発光層13と及びその周りに設けられた絶縁膜12と、陰極層パターン14と、層間絶縁膜20と、互いに対向して設けられたドレイン31及びソース30と、有機半導体層32と、ゲート絶縁膜34と、ゲートライン33と、層間絶縁膜20aと、ソースライン35と、が順に積層された構造とする。そして、有機薄膜トランジスタを構成するゲートライン33並びにドレイン31及びソース30によって、発光層13を含む有機エレクトロルミネッセンス素子部分を駆動する。

【効果】 有機薄膜トランジスタ素子によって有機エレクトロルミネッセンス素子を駆動する構成を採用することにより、真空チャンバー等の特別な装置を必要とせず、インクジェットプロセス等を用いて製造することができるので、コストを低減できる。



## 【特許請求の範囲】

【請求項1】 少なくとも能動層が有機材料で構成されている有機薄膜トランジスタ素子と、該有機薄膜トランジスタ素子によって駆動される有機エレクトロルミネッセンス素子とを含むことを特徴とする有機エレクトロルミネッセンス装置。

【請求項2】 請求項1記載の有機エレクトロルミネッセンス装置において、基板をさらに含み、前記有機エレクトロルミネッセンス素子は前記基板と前記有機薄膜トランジスタ素子との間に設けられていることを特徴とする有機エレクトロルミネッセンス装置。

【請求項3】 請求項1記載の有機エレクトロルミネッセンス装置において、基板をさらに含み、前記有機薄膜トランジスタ素子は前記基板と前記有機エレクトロルミネッセンス素子との間に設けられていることを特徴とする有機エレクトロルミネッセンス装置。

【請求項4】 1画素において、前記有機薄膜トランジスタ素子のソース領域の面積とドレイン領域の面積とを加えた面積が、発光材料が配置された領域の面積より大であることを特徴とする請求項1～3のいずれかに記載の有機エレクトロルミネッセンス装置。

【請求項5】 前記有機薄膜トランジスタ素子を構成するソース及びドレインは互いに一定距離を隔てて対向した状態で屈曲した形状部分を有することを特徴とする請求項1～4のいずれかに記載の有機エレクトロルミネッセンス装置。

【請求項6】 前記ソース及びドレインの屈曲した形状部分を覆うようにゲートを設けたことを特徴とする請求項5記載の有機エレクトロルミネッセンス装置。

【請求項7】 前記ソース及びドレインの屈曲した形状部分は、互いに一定距離を隔てて対向して設けられた櫛形状であることを特徴とする請求項5又は6記載の有機エレクトロルミネッセンス装置。

【請求項8】 前記ソース及びドレインの屈曲した形状部分は、互いに一定距離を隔てて対向して設けられた渦巻き形状であることを特徴とする請求項5又は6記載の有機エレクトロルミネッセンス装置。

【請求項9】 基板の上方に有機エレクトロルミネッセンス素子を形成するステップと、前記有機エレクトロルミネッセンス素子の上方に該有機エレクトロルミネッセンス素子を駆動する有機薄膜トランジスタ素子を形成するステップとを含むことを特徴とする有機エレクトロルミネッセンス装置の製造方法。

【請求項10】 基板の上方に有機薄膜トランジスタ素子を形成するステップと、前記有機薄膜トランジスタ素子の上方に該有機薄膜トランジスタ素子によって駆動され所定の表示を行う有機エレクトロルミネッセンス素子を形成するステップとを含むことを特徴とする有機エレクトロルミネッセンス装置の製造方法。

【請求項11】 1画素において、前記有機薄膜トラン

ジスタ素子のソース領域の面積とドレイン領域の面積とを加えた面積が、発光材料が配置された領域の面積より大であることを特徴とする請求項9又は10記載の有機エレクトロルミネッセンス装置の製造方法。

【請求項12】 前記有機薄膜トランジスタ素子を構成するソース及びドレインは互いに一定距離を隔てて対向した状態で屈曲した形状部分を有することを特徴とする請求項9～11のいずれかに記載の有機エレクトロルミネッセンス装置の製造方法。

【請求項13】 前記ソース及びドレインの屈曲した形状部分を覆うようにゲートを設けたことを特徴とする請求項12記載の有機エレクトロルミネッセンス装置の製造方法。

【請求項14】 前記ソース及びドレインの屈曲した形状部分は、互いに一定距離を隔てて対向して設けられた櫛形状であることを特徴とする請求項12又は13記載の有機エレクトロルミネッセンス装置の製造方法。

【請求項15】 前記ソース及びドレインの屈曲した形状部分は、互いに一定距離を隔てて対向して設けられた渦巻き形状であることを特徴とする請求項12又は13記載の有機エレクトロルミネッセンス装置の製造方法。

【請求項16】 少なくとも、前記有機薄膜トランジスタの形成と前記有機エレクトロルミネッセンス素子の有機発光層の形成とを、液相プロセスによって行うことを特徴とする請求項9～15のいずれかに記載の有機エレクトロルミネッセンス装置の製造方法。

【請求項17】 請求項1乃至8のいずれかに記載の有機エレクトロルミネッセンス装置を備えた電子機器。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は有機エレクトロルミネッセンス装置及びその製造方法、並びに電子機器に関し、特に、各種情報の表示を行う有機エレクトロルミネッセンス装置及びその製造方法、並びに電子機器に関する。

## 【0002】

【従来の技術】液晶ディスプレイや有機エレクトロルミネッセンスディスプレイに代表されるフラットパネルディスプレイの各画素の駆動には薄膜トランジスタ（Thin film transistor；TFT）を用いることが主流となっているが、従来の薄膜トランジスタの能動層はシリコンなどに代表される無機半導体からなっている。

## 【0003】

【発明が解決しようとする課題】しかしながら、従来の無機半導体薄膜トランジスタは柔軟性に乏しいため、任意の形状を有するディスプレイを得ることが困難であった。また、従来の薄膜トランジスタの作製には複雑な工程と高真空装置などの高度な装置が必要であった。そこで、本発明の第1の目的は柔軟性に富む有機半導体材

料を用いた薄膜トランジスタにより駆動される有機エレクトロルミネッセンス装置及び電子機器を提供することである。第2の目的は液相プロセスなどの簡単な手法を用いて薄膜トランジスタ及び有機エレクトロルミネッセンス素子を作製する方法を提供することである。

#### 【0004】

【課題を解決するための手段】本発明による有機エレクトロルミネッセンス装置は、少なくとも能動層が有機材料で構成されている有機薄膜トランジスタ素子と、該有機薄膜トランジスタ素子によって駆動される有機エレクトロルミネッセンス素子とを含むことを特徴とする。有機薄膜トランジスタを採用して有機エレクトロルミネッセンス素子を駆動することにより、特別な装置を必要とせず、全ての製造工程をインクジェットプロセスで行うことができ、製造コストを低減できる。

【0005】なお、基板をさらに含み、前記有機エレクトロルミネッセンス素子が前記基板と前記有機薄膜トランジスタ素子との間に設けられている構造にしても良いし、前記有機薄膜トランジスタ素子が前記基板と前記有機エレクトロルミネッセンス素子との間に設けられている構造にしても良い。いずれの構造においても、基板、有機エレクトロルミネッセンス素子、有機薄膜トランジスタ素子は、各部分がそれぞれ接しているものではない。

【0006】また、1画素において、前記有機薄膜トランジスタ素子のソース領域の面積とドレイン領域の面積とを加えた面積が、発光材料が配置された領域（例えば図5中の発光層13）の面積より大であるようにする。また、前記有機薄膜トランジスタ素子を構成するソース及びドレインは互いに一定距離を隔てて対向した状態で屈曲した形状部分を有するように構成する。そして、前記ソース及びドレインの屈曲した形状部分を覆うようにゲートを設ける。このように構成すれば、ゲート幅をより長くすることができ、有機薄膜トランジスタ素子でも充分に有機エレクトロルミネッセンス素子を駆動することができる。なお、前記ソース及びドレインの屈曲した形状部分は、互いに一定距離を隔てて対向して設けられた櫛形状か、渦巻き形状とする。

【0007】本発明による有機エレクトロルミネッセンス装置の製造方法は、基板の上方に所定の表示を行う有機エレクトロルミネッセンス素子を形成するステップと、前記有機エレクトロルミネッセンス素子の上方に該有機エレクトロルミネッセンス素子を駆動する有機薄膜トランジスタ素子を形成するステップとを含むことを特徴とする。本発明による他の有機エレクトロルミネッセンス装置の製造方法は、基板の上方に有機薄膜トランジスタ素子を形成するステップと、前記有機薄膜トランジスタ素子の上方に該有機薄膜トランジスタ素子によって駆動され所定の表示を行う有機エレクトロルミネッセンス素子を形成するステップとを含むことを特徴とする。

【0008】いずれの場合においても、前記表示を行う際の1画素において、前記有機薄膜トランジスタ素子のソース領域の面積とドレイン領域の面積とを加えた面積が、発光材料が配置された領域の面積より大であるようにし、前記有機薄膜トランジスタ素子を構成するソース及びドレインは互いに一定距離を隔てて対向した状態で屈曲した形状部分を有するように構成する。そして、前記ソース及びドレインの屈曲した形状部分を覆うようにゲートを設ける。このように構成すれば、ゲート幅をより長くすることができ、有機薄膜トランジスタ素子でも充分に有機エレクトロルミネッセンス素子を駆動することができる。なお、前記ソース及びドレインの屈曲した形状部分は、互いに一定距離を隔てて対向して設けられた櫛形状か、渦巻き形状とする。

【0009】また、少なくとも、前記有機薄膜トランジスタの形成と前記有機エレクトロルミネッセンス素子の有機発光層の形成とを、液相プロセスによって行う。こうすることにより、真空チャンバーを用いることなく、有機エレクトロルミネッセンス装置を製造することができる。すなわち、インクジェット法、スピンドル法、ディッピング法など、周知の液相プロセスによって、有機薄膜トランジスタと有機エレクトロルミネッセンス素子の有機発光層とを形成すれば、真空チャンバーは不要となり、製造コストを低く抑えることができる。

【0010】要するに、有機薄膜トランジスタを採用して有機エレクトロルミネッセンス素子を駆動する構成を採用すれば、特別な装置を必要とせず、インクジェットプロセス等の液相プロセスを用いて製造することができる。本発明による電子機器は、本発明による有機エレクトロルミネッセンス装置を備えたことを特徴とする。

#### 【0011】

【発明の実施の形態】次に、図面を参照して本発明の実施の形態について説明する。なお、以下の説明において参照する各図では、他の図と同等部分は同一符号によって示されている。図1は本発明による有機エレクトロルミネッセンス装置の第1の実施形態の構成を示す断面図であり、表示のための1画素分が示されている。同図に示されているように、本実施形態による有機エレクトロルミネッセンス装置は、透明基板10上に、透明導電膜11と、発光層13及びその周りに設けられた絶縁膜12と、陰極層パターン14と、層間絶縁膜20と、互いに対向して設けられたドレイン31及びソース30と、有機半導体層32と、ゲート絶縁膜34と、ゲートライン33と、層間絶縁膜20aと、ソースライン35と、が順に積層された構造になっている。なお、層間配線22aはドレイン31と陰極層パターン14との間を電気的に接続し、層間配線22bはソース30とソースライン35とを電気的に接続している。

【0012】同図に示されている構造においては、透明

基板10側が表示面となり、発光層13による表示内容を、透明導電膜11と透明基板10とを介して観察することになる。すなわち、有機薄膜トランジスタを構成するゲートライン33並びにドレイン31及びソース30によって、発光層13を含む有機エレクトロルミネッセンス素子部分を駆動することにより、1画素分の表示を行うことができる。また、図2は本発明による有機エレクトロルミネッセンス装置の第2の実施形態の構成を示す断面図であり、表示のための1画素分が示されている。同図に示されているように、本実施形態による有機エレクトロルミネッセンス装置は、基板10の上に、ソースライン35と、層間絶縁膜20と、ゲートライン33と、ゲート絶縁膜34と、有機半導体層32と、互いに対向して設けられたドレイン31及びソース30と、層間絶縁膜20aと、層間配線22と、陰極パターン14と、発光層13と、透明導電膜11と、が順に積層され、層間配線22aはドレイン31と陰極パターン14との間を電気的に接続し、層間配線22bはソース30とソースライン35とを電気的に接続している。

【0013】同図に示されている構造においては、透明導電膜11側が表示面となり、陰極パターン14の形状による発光層13の表示内容を、透明導電膜11を介して観察することになる。すなわち、有機薄膜トランジスタを構成するゲートライン33並びにドレイン31及びソース30によって、発光層13を含む有機エレクトロルミネッセンス素子部分を駆動することにより、1画素分の表示を行うことができる。

【0014】次に、本発明の第1の実施形態による有機エレクトロルミネッセンス装置の製造手順について説明する。図3～図19は、有機エレクトロルミネッセンス装置の製造方法の各工程を示す図である。図3～図8及び図14～図19において、図(a)は平面図、図(b)は図(a)中のA-A部分の断面図である。図9～図13は、断面図である。まず、図3において、基板10にはガラス、石英、プラスティック(合成樹脂)等の透明な材料を用いる。また、透明導電膜11としては、ITO(indium tin oxide)が望ましい。ただし、ITO膜に限定されるものではなく、透明で導電性が高ければ、他の構成でも良い。また、本実施形態ではITO付きガラスを用いるとする。

【0015】図4において、絶縁膜20は、陰極パターン14と透明導電層11とのリーケ電流を防ぐために設ける。本実施形態ではSiO<sub>2</sub>を用いている。絶縁性が確保されれば材料はこれに限らない。有機材料であるポリイミド樹脂等も使用できる。本実施形態では、原料としては、キシレンにポリシラザンを溶解した液体原料を用い、発光エリアとなる円筒形の孔以外の領域にのみインクジェット(I/J)法を用いて形成する。ポリシラザン溶液をI/J法で塗布した後、250°C、10分間

加熱して、所望の形状で、膜厚が150nmのSiO<sub>2</sub>膜を形成した。

【0016】図5において、発光層13は正孔を注入するための正孔注入層と、発光する有機エレクトロルミネッセンス層との2層から形成しても良い。いずれの材料もI/J法で形成される。スピンドルコート、蒸着等を使用して形成しても良い。発光層13は絶縁膜12の円筒状の孔の内部に形成する。本実施形態では、有機エレクトロルミネッセンス層のみをI/J法により形成した。液体原料は、ポリフルオレン系高分子をキシレン溶媒に溶解した溶液をI/J法で塗布し、溶媒を乾燥・除去することにより発光層13を形成した。なお、発光層13の膜厚は約80nmである。この他、有機エレクトロルミネッセンス層には、ポリパラフェニレンビニレン(PPV)等の有機エレクトロルミネッセンス材料を用いることができる。

【0017】図6において、陰極層パターン14は、金属にて形成する。材料は金、銀、銅等を用いる。I/J法によるパターンニングで形成する。他にアルミニウム等の金属を蒸着等の方法で形成しても良い。本実施形態では、金錯体をエタノール溶液に溶解した溶液を用いた。金錯体として、(CH<sub>3</sub>)<sub>3</sub>-P-Au-CH<sub>3</sub>で示される材料を用い、その濃度は約2重量%とした。この溶液をI/J法により塗布した後に80°Cで加熱し、膜厚が50nmの良好な伝導特性を示す金膜パターンが得られた。

【0018】次に、図7に示されているように、層間絶縁膜20を形成する。層間絶縁膜20には、高分子材料であるポリビニルアルコール(PVA)、ポリイミド等を用いる。他にSiO<sub>2</sub>等の無機材料を使用しても良い。高分子材料の場合は、スピンドルコート、I/J法等で成膜できる。本実施形態では、PVA水溶液をスピンドルコート法により、膜厚1.5μmのPVA膜を形成した。ここで、図8に示されているように、層間配線を行うためのピアホール21aを形成する。ピアホールを形成するための詳細なプロセスが、図9から図13に示されている。

【0019】まず、図9に示されているように、直下の層40の表面全面に、層間絶縁膜20を形成する。次に、図10に示されているように、層間絶縁膜20上に自己組織化膜41を形成する。この自己組織化膜41は表面に撥水基であるフルオロアルキル基を有する有機単分子膜である。ここに、図11に示されているように、フォトマスク42を介して紫外光を照射すると、自己組織化膜41のうち紫外光が照射された領域のみが除去され、図12に示されているように自己組織化膜パターン43が形成され、層間絶縁膜20が露出する。層間絶縁膜20をPVA等の可溶性の高分子で形成した場合には、図13に示されているように、所望の溶媒に浸漬することにより層間絶縁膜20の一部を溶解・除去して層

間絶縁膜のパターン44を形成することができる。本実施形態では純水を用いてPVAの一部を溶解・除去した。図には示されていないが、PVAの一部を除去した後に、基板全面に紫外光を照射することにより、基板表面に残る自己組織化膜を分解・除去した。紫外光を用いて円形形状の自己組織化膜パターン43を除去することで、ビアホールを層間絶縁膜に形成することができる。これ以外のビアホール形成手段としては、フォトリソグラフィーを用いたエッチャングによる方法、I/J法で層間絶縁膜が可溶な溶媒を吐出することによる方法等を用いることができる。

【0020】ビアホールの形成が完了したら、図14において、ビアホール中へ液体金材料のトルエン溶液をI/J法で塗布することにより層間配線22aを形成する。次に、図15に示されているように、ソース30及びドレイン31を形成する。この場合、同図に示されているように、ソース30とドレイン31とは互いに一定距離を隔てて対向した状態で屈曲した形状部分を有している。つまり、ソース30は、突出した形状部分30a～30dを有し、櫛形状になっている。ドレイン31も同様に、突出した形状部分31a～31dを有し、櫛形状になっている。そして、ソース30の突出した形状部分30a～30dと、ドレイン31の突出した形状部分31a～31dとが交互に配列され櫛形状が噛み合うように形成されている。このため、ソース30の櫛形状部分と、ドレイン31の櫛形状部分とが、互いに一定距離を隔てて対向して形成されることになる。

【0021】また、ドレイン31は陰極層に接続するよう形成する。ソース30及びドレイン31の材料には金属、導電性高分子材料等を使用することができる。ソース30及びドレイン31は、I/J法によりパターンニングできる。本実施形態では液体金材料のトルエン溶液をI/J法により塗布した。これにより得られた金膜の膜厚は、約50nmである。さらに、図16に示されているように、有機半導体層32を形成する。この有機半導体層32は、有機材料のスピンドルコート、蒸着、I/J法等で形成できる。本実施形態では、アントラセンをキシレン溶媒に溶解した液体原料をスピンドルコートして、アントラセンからなる有機半導体膜を形成した。その膜厚は、200nmである。他に、テトラセン、ベンタセン、等の有機半導体材料を使用できる。

【0022】次に、図17に示されているように、ゲート絶縁膜34を形成する。このゲート絶縁膜34には、層間絶縁膜と同様な材料を用いることができる。本実施形態ではPVA膜を用い、スピンドルコート法により1μmの膜厚に形成した。さらに、図17に示されているように、ソース30及びドレイン31の屈曲した形状部分を覆うようにゲートライン33を形成する。つまり、ゲートライン33は、ソース30及びドレイン31の互いに一定距離を隔てて対向した状態で屈曲した形状部分を覆

うことになる。これにより、ゲート幅をより長くすることができます。このゲートライン33は、ソース30及びドレイン31と同様に、液体金材料のトルエン溶液を用いて形成する。この液体金材料の溶媒には、トルエンを用いた。得られた金膜の膜厚は約50nmである。

【0023】次に、図18に示されているように、層間絶縁膜20aを形成し、その後先述したようにビアホール21bを形成する。ただし、今回は、PVA膜の一部を純水で溶解・除去した後に、キシレンで有機半導体層の一部を溶解・除去して、ソースラインとソース30との間が電気的に接続可能になるようにした。最後に、図19に示されているように、ソースライン35を形成する。ソースライン35はソース30に接続するように層間配線22bも併せて形成する。材料は、ソース30及びドレイン31と同様に液体金材料のトルエン溶液を用いてI/J法により形成する。得られた金膜の膜厚は約50nmである。以上で基本的なプロセスは終了である。なお、ソースライン35の上に保護膜等を形成しても良い。

【0024】以上のように構成された有機エレクトロルミネッセンス装置において、ソース30及びドレイン31並びにゲートライン33は薄膜トランジスタを構成している。次に、本発明の第2の実施形態による有機エレクトロルミネッセンス装置の製造手順について説明する。図20～図28は、有機エレクトロルミネッセンス装置の製造方法の各工程を示す図である。図20～図28において、図(a)は平面図、図(b)は図(a)中のA-A部分の断面図である。

【0025】まず、図20に示されているように、基板10の上にソースライン35を形成する。このソースライン35は、液体金材料のトルエン溶液を用いてI/J法により形成する。得られた金膜の膜厚は約50nmである。さらに、層間絶縁膜20を形成する。この層間絶縁膜20は、PVA膜を用い、I/J法により1μmの膜厚に形成した。なお、ここで、ソースライン35上の一部の領域にはPVA膜が形成されないようにPVA膜の形成を行った。この層間絶縁膜20には、先述したようにビアホール21bを形成する。

【0026】次に、図21に示されているように、ゲートライン33を形成する。このゲートライン33は、液体金材料のトルエン溶液を用いてI/J法により形成する。得られた金膜の膜厚は約50nmである。さらに、ゲート絶縁膜34を形成する。ゲート絶縁膜34については、I/J法により1μmの膜厚にPVA膜を形成した。ここで、ソースライン35上の一部の領域にはPVA膜が形成されないようにPVA膜の形成を行った。

【0027】さらに、図22に示されているように、有機半導体層32を形成する。この有機半導体層32に用いる有機半導体材料は、上述した第1の実施形態の場合と同様である。この有機半導体層32は、I/J法によ

り200nmの膜厚に形成した。ここで、ソースライン上の一部の領域には有機半導体膜が形成されないように有機半導体膜の形成を行った。次に、図23に示されているように、液体金材料のトルエン溶液をI/J法で塗布することにより層間配線22bを形成する。この後、図24に示されているように、ソース30及びドレイン31を形成する。

【0028】この場合、同図に示されているように、ソース30とドレイン31とは互いに一定距離を隔てて対向した状態で屈曲した形状部分を有している。つまり、ソース30は、突出した形状部分30a～30dを有し、櫛形状になっている。ドレイン31も同様に、突出した形状部分31a～31dを有し、櫛形状になっている。そして、ソース30の突出した形状部分30a～30dと、ドレイン31の突出した形状部分31a～31dとが交互に配列され櫛形状が噛み合うように形成されている。このため、ソース30の櫛形状部分と、ドレイン31の櫛形状部分とが、互いに一定距離を隔てて対向して形成されていることになる。この結果、ソース30及びドレイン31の屈曲した形状部分をゲートライン33が覆うことになり、ゲート幅をより長くすることができる。

【0029】また、ソース30はソースライン35に接続するように形成する。本実施形態では液体金材料をI/J法によって塗布した。液体金材料の溶媒には、エタノールを用いた。得られた金膜の膜厚は約50nmである。次に、図25に示されているように、層間絶縁膜20aを形成する。層間絶縁膜20aにはPVA膜を用い、I/J法により1μmの膜厚に形成した。ここで、ドレイン31上の一の領域にはPVA膜が形成されないようにPVA膜の形成を行った。この層間絶縁膜20aには、先述したようにピアホール21aを形成する。

【0030】また、図26に示されているように、層間配線22aを形成する。本実施形態では、液体金材料のトルエン溶液をI/J法によって塗布した。続いて、同図に示されているように、ドレイン31と接続するよう陰極パターン14を形成する。さらに、図27に示されているように、発光層13を形成する。この発光層13はスピンドル法で形成する。この発光層13の材料3はスピンコート法で形成する。この発光層13の材料3はスピンコート法で形成する。最後に、図28に示されているように、透明導電膜11を全面に形成する。この透明導電膜11は、スパッタ法を用いて形成した。その膜厚は150nmである。以上でプロセスは終了である。なお、透明導電膜11の上に透明な保護膜を形成しても良い。

【0031】以上のように構成された有機エレクトロルミネッセンス装置において、ソース30及びドレイン31並びにゲートライン33は有機薄膜トランジスタを構成している。上述した第1の実施形態及び第2の実施形態で得られる有機エレクトロルミネッセンス装置におい

ては、有機薄膜トランジスタにより有機エレクトロルミネッセンス素子を制御することができる。

【0032】上述した第1の実施形態及び第2の実施形態においては、有機薄膜トランジスタ素子を構成するソース及びドレインが、いずれも互いに一定距離を隔てて対向して設けられた櫛形状になっている。ソース及びドレインについては、互いに一定距離を隔てて対向させればゲート幅を長くすることができるので、櫛形状ではなく、渦巻き形状とし、互いに一定距離を隔てて対向してソース及びドレインを設ければ良い。渦巻き形状にする場合、渦巻き形状のソースと、その渦巻き形状と同じ方向にかつソースとは一定距離を隔てて渦巻き形状のドレインとを形成すれば良い。要するに、互いに一定距離を隔てて対向した状態で屈曲した形状部分をソース及びドレインに設ければ、ゲート幅をより長くすることができ、有機薄膜トランジスタ素子でも充分に有機エレクトロルミネッセンス素子を駆動することができる。

【0033】請求項の記載に関し、本発明は更に以下の態様を探り得る。

(1) 有機薄膜トランジスタ素子と有機エレクトロルミネッセンス素子とを電気的に接続する層間配線を更に含むことを特徴とする請求項1～8のいずれかに記載の有機エレクトロルミネッセンス装置。

(2) 有機薄膜トランジスタ素子と有機エレクトロルミネッセンス素子とを電気的に接続する層間配線を設けるステップを更に含むことを特徴とする請求項9～16のいずれかに記載の有機エレクトロルミネッセンス装置の製造方法。

【0034】つぎに、上記の有機エレクトロルミネッセンス装置を適用した電子機器のいくつかの事例について説明する。図29は前述の有機エレクトロルミネッセンス装置を適用したモバイル型のパーソナルコンピュータの構成を示す斜視図である。この図において、パーソナルコンピュータ1100は、キーボード1102を備えた本体部1104と、表示ユニット1106とにより構成され、この表示ユニット1106が前述の有機エレクトロルミネッセンス装置100を備えている。

【0035】図30は前述の有機エレクトロルミネッセンス装置100をその表示部に適用した携帯電話機の構成を示す斜視図である。この図において、携帯電話機1200は、複数の操作ボタン1202のほか、受話口1204、送話口1206とともに、前述の有機エレクトロルミネッセンス装置100を備えている。図31は前述の有機エレクトロルミネッセンス装置100を、そのファインダに適用したデジタルスチルカメラの構成を示す斜視図である。なお、この図には外部機器との接続についても簡易的に示している。ここで通常のカメラは、被写体の光像によりフィルムを感光するのに対し、デジタルスチルカメラ1300は、被写体の光像をCCD(Charge Coupled Device)などの撮像素子により

光電変換して撮像信号を生成する。ディジタルスチルカメラ1300におけるケース1302の背面には、前述の有機エレクトロルミネッセンス装置100が設けられ、CCDによる撮像信号に基づいて表示を行う構成になっており、有機エレクトロルミネッセンス装置100は被写体を表示するファインダとして機能する。また、ケース1302の観察側(図においては裏面側)には、光学レンズやCCDなどを含んだ受光ユニット1304が設けられている。

【0036】撮影者が有機エレクトロルミネッセンス装置100に表示された被写体像を確認しシャッタボタン1306を押下すると、その時点におけるCCDの撮像信号が、回路基板1308のメモリに転送・格納される。また、このディジタルスチルカメラ1300にあっては、ケース1302の側面に、ビデオ信号出力端子1312と、データ通信用の入出力端子1314とが設けられている。そして、図に示されるように、前者のビデオ信号出力端子1312にはテレビモニタ1430が、また、後者のデータ通信用の入出力端子1314にはパソコン用コンピュータ1430が、それぞれ必要に応じて接続される。さらに、所定の操作により回路基板1308のメモリに格納された撮像信号が、テレビモニタ1430や、パソコン用コンピュータ1440に出力される構成になっている。

【0037】なお、本発明の有機エレクトロルミネッセンス装置100が適用される電子機器としては、図29のパソコン用コンピュータや、図30の携帯電話機、図31のディジタルスチルカメラの他にも、テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、タッチパネルを備えた機器等などが挙げられる。そして、これらの各種電子機器の表示部として、前述した有機エレクトロルミネッセンス装置100が適用可能なのは言うまでもない。

【0038】さらに有機薄膜トランジスタの機械的に柔軟であること、または、有機薄膜トランジスタの作製に液相プロセスが利用可能であるなどの有利性を利用すれば、例えば、プラスティック基板あるいは紙状の基板などの上に形成されたシート表示体にも利用可能である。

#### 【0039】

【発明の効果】以上説明したように本発明は、有機薄膜トランジスタを採用して有機エレクトロルミネッセンス素子を駆動することにより、特別な装置を必要とせず、全ての製造工程をインクジェットプロセスで行うことができ、製造コストを低減できるという効果がある。また、一画素において、有機エレクトロルミネッセンス素子のサイズよりも有機薄膜トランジスタ素子のサイズの方が大であるようにし、薄膜トランジスタ素子を構成するソース及びドレインは互いに一定距離を隔てて対向し

た状態で屈曲した形状部分を有するように構成し、ソース及びドレインの屈曲した形状部分を覆うようにゲートを設けることにより、ゲート幅をより長くすることができる、有機薄膜トランジスタ素子でも充分に有機エレクトロルミネッセンス素子を駆動することができるという効果がある。

#### 【図面の簡単な説明】

【図1】本発明による有機エレクトロルミネッセンス装置の実施の第1の形態を示す断面構成図である。

【図2】本発明による有機エレクトロルミネッセンス装置の実施の第2の形態を示す断面構成図である。

【図3】本発明の第1の実施形態による有機エレクトロルミネッセンス装置を製造するための第1の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図4】本発明の第1の実施形態による有機エレクトロルミネッセンス装置を製造するための第2の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図5】本発明の第1の実施形態による有機エレクトロルミネッセンス装置を製造するための第3の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図6】本発明の第1の実施形態による有機エレクトロルミネッセンス装置を製造するための第4の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図7】本発明の第1の実施形態による有機エレクトロルミネッセンス装置を製造するための第5の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図8】本発明の第1の実施形態による有機エレクトロルミネッセンス装置を製造するための第6の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図9】ピアホール形成手順の第1の工程を示す図である。

【図10】ピアホール形成手順の第2の工程を示す図である。

【図11】ピアホール形成手順の第3の工程を示す図である。

【図12】ピアホール形成手順の第4の工程を示す図である。

【図13】ピアホール形成手順の第5の工程を示す図である。

【図14】本発明の第1の実施形態による有機エレクトロルミネッセンス装置を製造するための第7の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図15】本発明の第1の実施形態による有機エレクト

ロルミネッセンス装置を製造するための第8の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図16】本発明の第1の実施形態による有機エレクトロルミネッセンス装置を製造するための第9の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図17】本発明の第1の実施形態による有機エレクトロルミネッセンス装置を製造するための第10の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図18】本発明の第1の実施形態による有機エレクトロルミネッセンス装置を製造するための第11の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図19】本発明の第1の実施形態による有機エレクトロルミネッセンス装置を製造するための第12の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図20】本発明の第2の実施形態による有機エレクトロルミネッセンス装置を製造するための第1の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図21】本発明の第2の実施形態による有機エレクトロルミネッセンス装置を製造するための第2の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図22】本発明の第2の実施形態による有機エレクトロルミネッセンス装置を製造するための第3の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図23】本発明の第2の実施形態による有機エレクトロルミネッセンス装置を製造するための第4の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図24】本発明の第2の実施形態による有機エレクトロルミネッセンス装置を製造するための第5の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図25】本発明の第2の実施形態による有機エレクトロルミネッセンス装置を製造するための第6の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

る。

【図26】本発明の第2の実施形態による有機エレクトロルミネッセンス装置を製造するための第7の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図27】本発明の第2の実施形態による有機エレクトロルミネッセンス装置を製造するための第8の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図28】本発明の第2の実施形態による有機エレクトロルミネッセンス装置を製造するための第9の工程を示す図であり、図(a)は平面図、図(b)は断面図である。

【図29】本発明の実施例の電子回路を備える有機エレクトロルミネッセンス装置が実装された、モバイル型のパーソナルコンピュータに適用した場合の一例を示す図である。

【図30】本発明の電子回路を備える有機エレクトロルミネッセンス装置をその表示部に適用した携帯電話機の一例を示す図である。

【図31】本発明の電子回路を備える有機エレクトロルミネッセンス装置をファインダ部分に適用したデジタルスチルカメラの一例を示す図である。

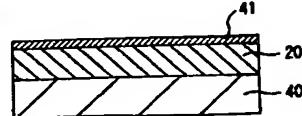
#### 【符号の説明】

- 10 基板
- 11 透明導電膜
- 12 絶縁膜
- 13 発光層
- 14 陰極パターン
- 20, 20a 層間絶縁膜
- 21 ピアホール
- 22a, 22b 層間配線
- 30 ソース
- 31 ドレン
- 32 半導体層
- 33 ゲートライン
- 34 ゲート絶縁膜
- 35 ソースライン
- 41 自己組織化膜
- 42 フォトマスク
- 43 自己組織化膜パターン
- 44 層間絶縁膜のパターン

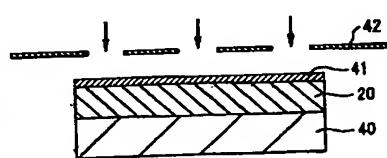
【図9】



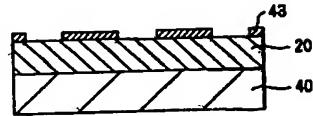
【図10】



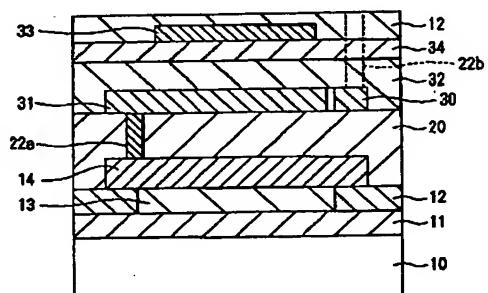
【図11】



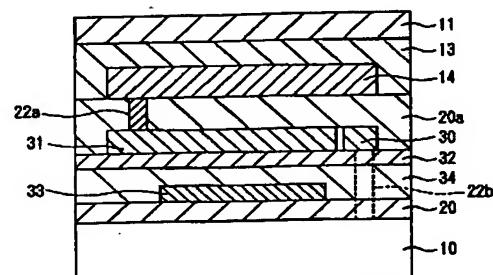
【図12】



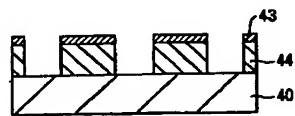
【図1】



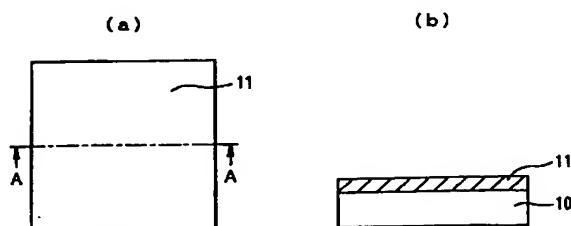
【図2】



【図13】



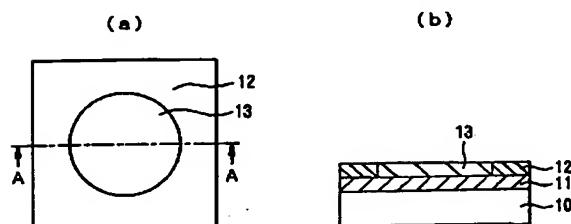
【図3】



(a)

(b)

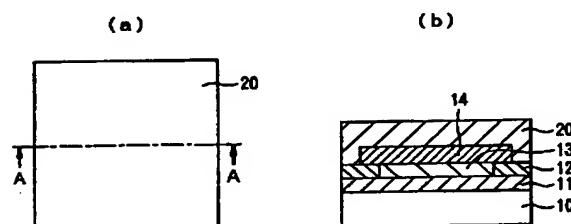
【図5】



(a)

(b)

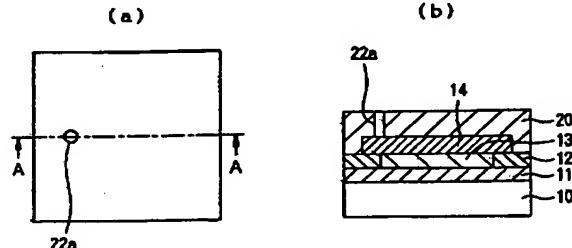
【図7】



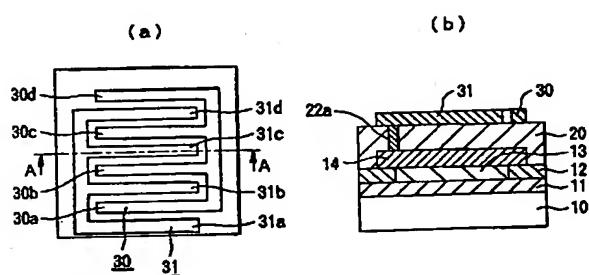
(a)

(b)

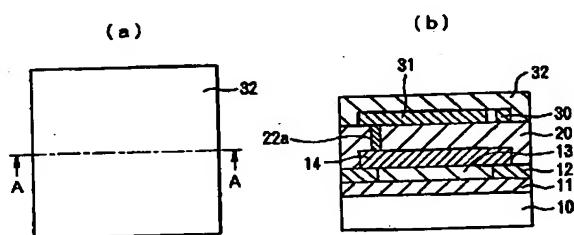
【図14】



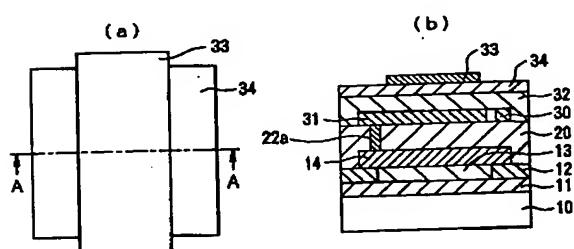
【図15】



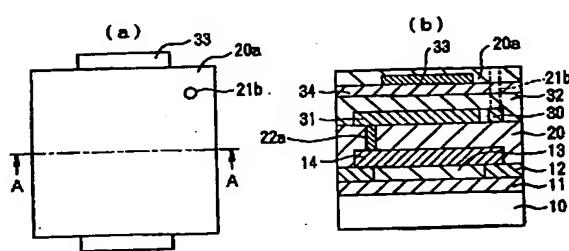
【図16】



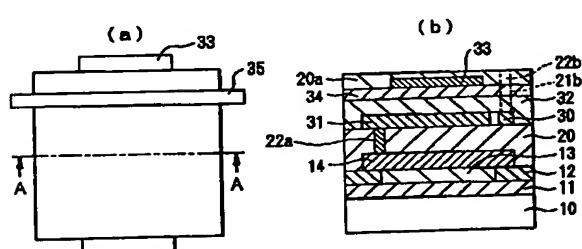
【図17】



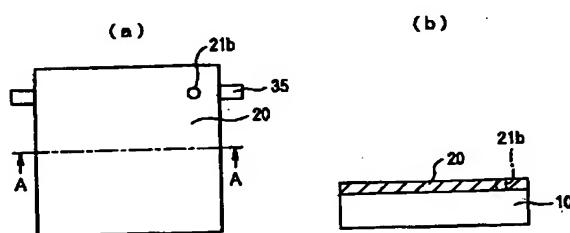
【図18】



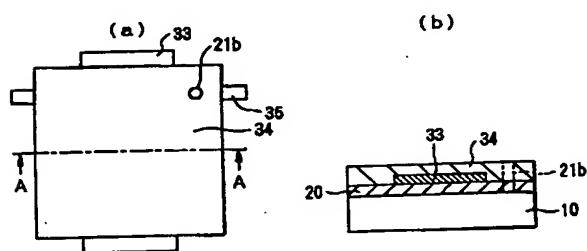
【図19】



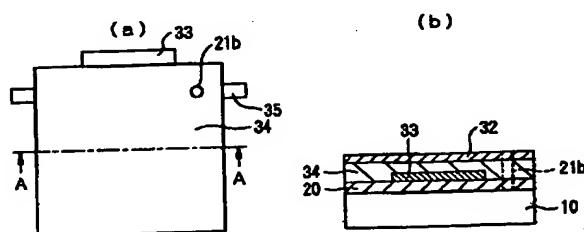
【図20】



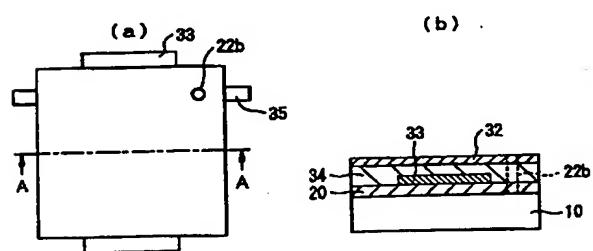
【図21】



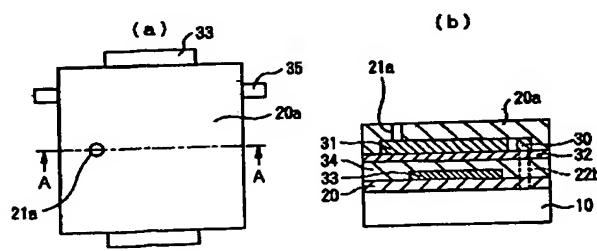
【図22】



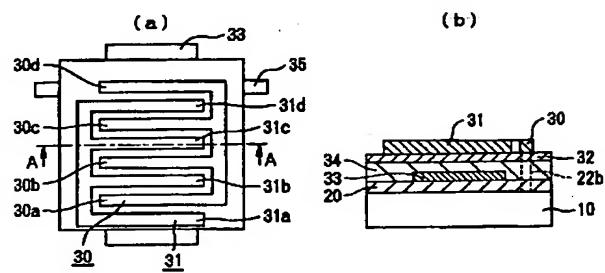
【図23】



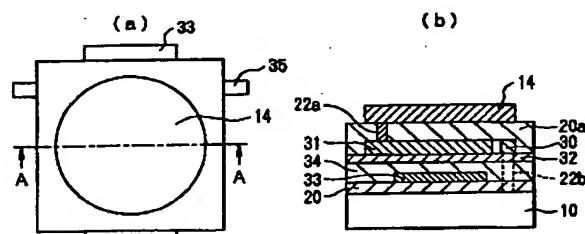
【図25】



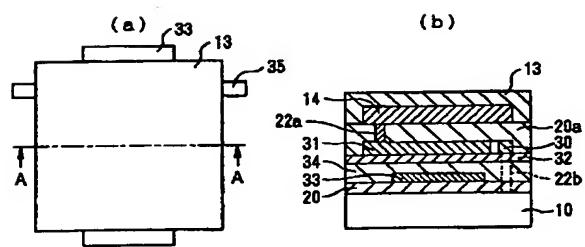
【図24】



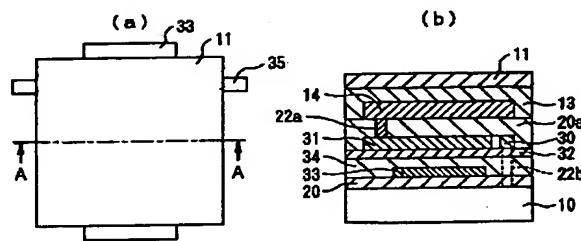
【図26】



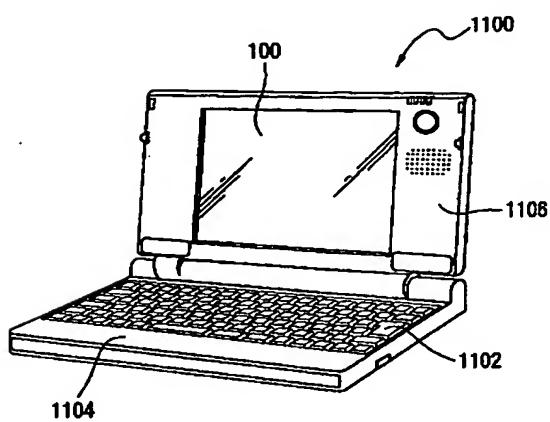
【図27】



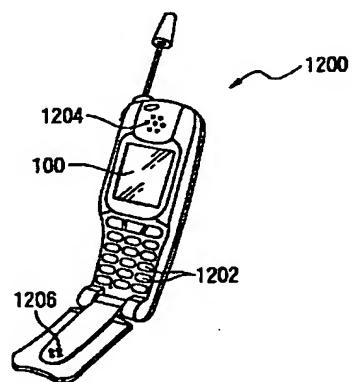
【図28】



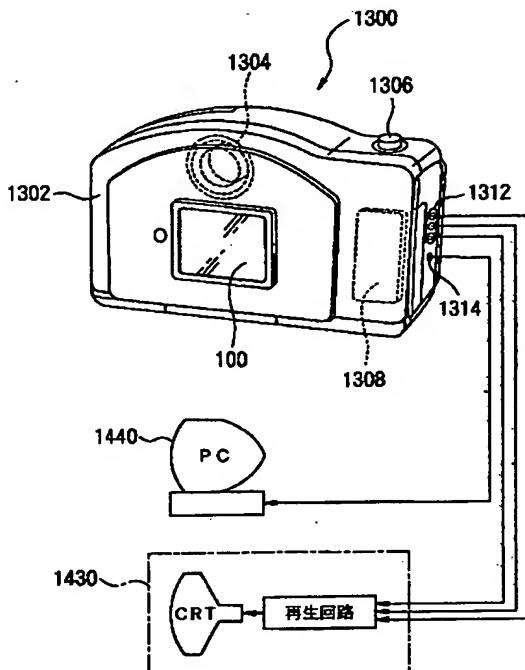
【図29】



【図30】



【図31】



## フロントページの続き

(51) Int. Cl. 7	識別記号	F I H O 1 L 29/78	テ-マコード (参考) 6 1 8 B 6 1 6 T 6 1 7 K
H 0 5 B 33/14		29/28	
33/26		29/78	6 2 6 C

(72) 発明者 森井 克行  
長野県諏訪市大和3丁目3番5号 セイコ  
一エプソン株式会社内

(72) 発明者 横山 修  
長野県諏訪市大和3丁目3番5号 セイコ  
一エプソン株式会社内

(72) 発明者 宮下 悟  
長野県諏訪市大和3丁目3番5号 セイコ  
一エプソン株式会社内

(72) 発明者 下田 達也  
長野県諏訪市大和3丁目3番5号 セイコ  
一エプソン株式会社内

F ターム (参考) 3K007 AB18 BA06 CB01 DA01 DB03  
EB00 GA04  
5C094 AA43 BA03 BA27 CA19 DA13  
DB04 EA04 EA05 EB02 FA02  
FB01 FB12 FB14 FB15 FB20  
GB10  
5F110 AA16 BB01 CC01 CC05 DD01  
DD02 DD03 DD12 DD13 EE02  
EE24 EE41 FF01 FF21 GG05  
GG24 GG41 HK01 HK02 HK31  
HL02 HL21 HM04 HM05 HM17  
NN02 NN04 NN27 NN32 NN72